

Moderne CMOS-Sensoren und -Kameras für Hochgeschwindigkeits-Anwendungen

Pieter Willems, Cypress Semiconductor Corp., Mechelen, Belgien
Gerhard Holst, PCO AG, Kelheim

Durch enge Zusammenarbeit von Kamerahersteller und Halbleiterfertiger lassen sich kompakte Hochgeschwindigkeits-Kameras mit hoher Auflösung entwickeln. Mit Bildaufnehmern in CMOS-Architektur, hoher Parallelität und extremer Geometrie-Skalierung stoßen 4-Megapixel-Kameras mit 12 Bit Dynamik so bereits in die 1000fps-Klasse vor.

Durch stetige Weiterentwicklung erobert sich die wissenschaftliche und industrielle Bildverarbeitung immer weitere Einsatzfelder: Sie hilft dabei, tiefere Erkenntnisse über dynamische Vorgänge zu gewinnen und durch schnelle Testergebnisse bei der Produktentwicklung Zeit und Kosten zu sparen. Dabei kommt den Hochgeschwindigkeits-Anwendungen, die bisher nur mit sehr aufwendigen Methoden und Gerätschaften angegangen werden konnten, besondere Bedeutung zu. Hier bietet eine Bündelung der unterschiedlichsten Kompetenzen gute Chancen für die Kostenreduzierung auf breiter Front. **Bild 1** zeigt dazu einige Schlüsselkomponenten vom Bildaufnehmer über die Kamera mit ihrer Software bis zur breitbandigen Datenschnittstelle einer Hochgeschwindigkeits-Anwendung.

1 Schlüsselkomponenten

1.1 Bildaufnehmer

Die erste kritische Komponente ist stets der Bildaufnehmer: Was er nicht erfasst, kann in Folgestufen nur unvollkommen nachgebildet werden. Hier ist der IC-Hersteller gefordert, der in einer geeigneten Technologie sowie möglichst feiner Geometrie eine Architektur bereit stellt, die ggf. mit Vorverarbeitungsfunktionen auf dem Chip der Aufgabe am besten angemessen ist. CMOS-Technologie (Complementary Metal Oxide Semiconductor) ist diesen Anforderungen in hohem Maße gewachsen und ermöglicht darüber hinaus eine Herstellung auf standardmäßigen Fertigungslinien mit hoher Ausbeute.

1.2 Kamera

Der Kamerahersteller entscheidet, ob er für seine Kamera einen Standard-Bildaufnehmer „vom Lager“ einsetzen will oder

gemeinsam mit dem IC-Hersteller eine kundenspezifische Sensor-Komponente definiert, die sich optimal an die vorgesehene Aufgabenstellung oder das Einsatzspektrum anpassen lässt. Außerdem ist er für den wachsenden Software-Anteil der Kamera verantwortlich, für geeignete Synchronisationsmöglichkeiten beim Mehrkamerabetrieb und die wirkungsvolle Kühlung der Komponenten bei höherer Integrationsdichte und Funktionsvielfalt, auch in harter, industrieller Umgebung. Schließlich muss der Hersteller seine Kamera ausreichend flexibel gestalten, um Änderungen der – teilweise erst vorläufig definierten – schnellen Übertragungs-Schnittstellen folgen zu können.

1.3 Schnittstelle

Für die Definition und verbindliche Dokumentation von Übertragungs-Schnittstellen der Bild- und Videodaten mit deren ständig steigender Bandbreite zeichnen letztlich internationale Gremien verantwortlich, welche die Zielvorstellungen

unterschiedlicher Interessengruppen zu einer für den Anwender nützlichen Übereinkunft kanalisieren und bündeln. Einer ähnlichen Zielsetzung haben sich Arbeitskreise in der Automobilindustrie verschrieben, wie der von Audi, BMW, Daimler, Porsche und Volkswagen getragenen AK „Bildverarbeitung im Sicherheitsversuch“, in dem neue Techniken, Kameras und Systeme zur Qualitätssicherung und internationalen Standardisierung behandelt werden.

1.4 Zusammenwirken in der Anwendung

Das gesamte Kompetenzspektrum misst sich letztlich an der speziellen Anwendung, die vorgibt, welcher Kamertyp mit welchem Sensor über welche Schnittstelle optimal eingesetzt werden kann. Dieses Spektrum lässt sich am besten mit einem modularen und skalierbaren Lösungskonzept für die Hochgeschwindigkeits-Bildaufnahme abdecken. Hierzu werden im Folgenden einige wesentliche Aspekte diskutiert.

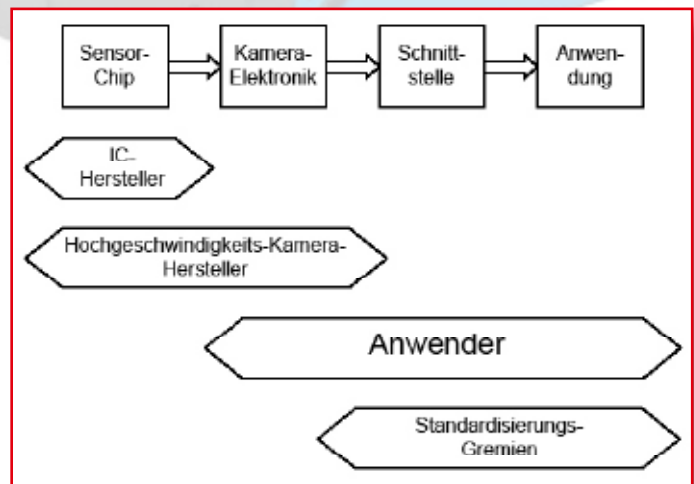


Bild 1:
Schlüsselkomponenten von Hochgeschwindigkeits-Anwendungen und ihre Kompetenzträger

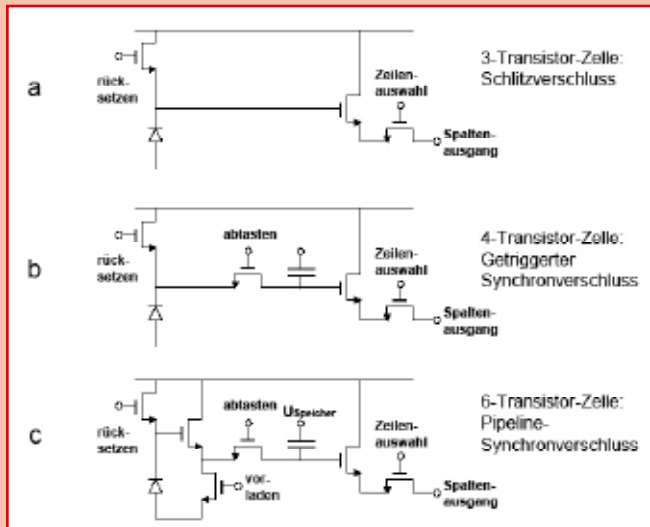


Bild 2: Entwicklung der Pixel-Strukturen vom 3-Transistor-Schlitzverschluss zum schnellen Pipeline-Synchronverschluss mit 6 Transistoren

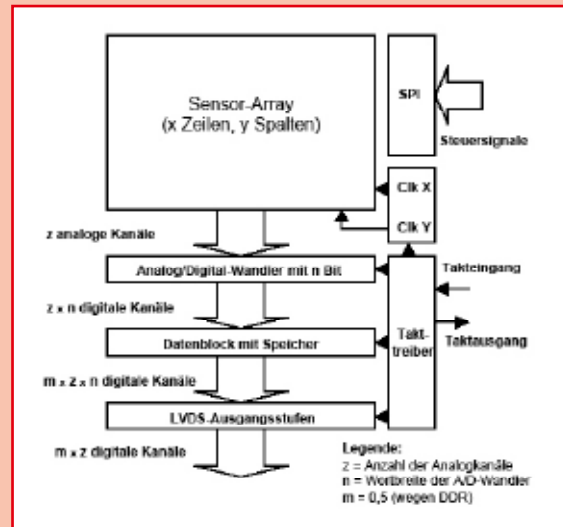


Bild 3: Modularer Aufbau einer skalierbaren CMOS-Bilderfassungseinheit mit schneller Parallelverarbeitung

2 CMOS-Technik für Hochgeschwindigkeits-Bildaufnehmer

2.1 6-Transistor-Zelle mit Pipeline-Synchronverschluss

Die Pixel schneller CMOS-Bildaufnehmer mit Photodiode und Speicherkondensator im n-Kanal sind als 6-Transistor-Zelle nach **Bild 2c** aufgebaut. Da der Kondensator das Photodiodensignal bis zum späteren Auslesen hält, ist die Bildrate unabhängig von der Integrationszeit. Damit sind drei Betriebsarten möglich (**Tabelle 1**), die sich in der Unterdrückung des FPN (Fixed Pattern Noise) und des fT/C -Rauschens unterscheiden. Maximalen Durchsatz liefert der Zentralverschluss in der Pipeline: Während das Auslesen des vorhergehenden Bildes noch im Gange ist, wird das Folgebild bereits integriert.

Zu beachten ist dabei allerdings die parasitäre Lichtempfindlichkeit PLS (Parasitic Light Sensitivity), die den Einfluss des aktuell in der Integration befindlichen Bildes auf das vorherige Bild kennzeichnet, das gerade ausgelesen wird. Bei nicht allzu schroffen Beleuchtungsänderungen dürfte eine PLS von weniger als etwa 1:4000 kaum ins Gewicht fallen. Sehr hohe Intensitätsunter-

schiede innerhalb einer Aufnahme werden durch eine nichtlineare Integrationskennlinie erfasst, deren dynamischer Bereich das für den linearen Fall geltende Signal-zu-Rausch-Verhältnis weit übersteigt.

2.2 Parallelstrukturen steigern die Geschwindigkeit

Das schnelle Auslesen von Bildaufnehmern hoher Auflösung führt bald zu Datenraten im zweistelligen Gigabit/s-Bereich. Zum Glück erleichtern die CMOS-Technologie und geeignete Ausführung der Pixel ein mehrkanaliges Auslesen mit wesentlich niedriger Datenrate: Spalten oder Zeilen werden direkt adressiert, Teilbilder lassen sich individuell auslesen, jedes Pixel verfügt über einen eigenen Verstärker und die Realisierung von Analog/Digital-Wandlern auf dem Chip ist möglich. **Bild 3** zeigt die Struktur eines derartigen Bildaufnehmers mit mehreren parallelen Auslesekanälen.

Durch Teilung des externen hohen Grundtakts bzw. Gewinnung aus einer integrierten Bandlücken-Referenz werden alle erforderlichen Takt-, Steuer- und Vorspannungssignale auf dem Chip erzeugt. Eine im Sensor integrierte Ablaufsteuerung (Sequencer) generiert alle erforderlichen

Steuersignale für das Sensor-Array, die Analog/Digital-Wandler und den digitalen Signalverarbeitungspfad.

3 Maßgeschneidert oder von der Stange?

Die Frage nach dem geeigneten Sensor soll hier einmal am Beispiel einer der spektakulärsten Applikationen beantwortet werden: Crash-Tests im Automobilbau. Da die Entwicklung heutiger Kraftfahrzeuge weitgehend virtuell am Rechner erfolgt, dienen Filmauswertungen realer Crash-Tests auch der Verifikation der verwendeten Modelle und ihrer Parameter, so dass diese konsequent verfeinert werden können. Bei Volkswagen [2] nehmen z.B. sechs Kameras, die räumlich um das Messvolumen herum angeordnet sind (**Bild 4**), die

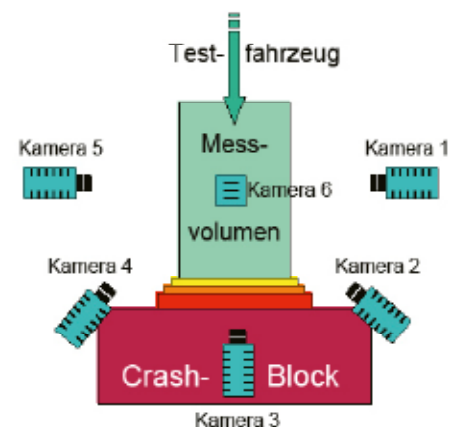


Bild 4: Anordnung schneller CMOS-Kameras bei Crash-Versuchen zur Verifikation modellbasierter Konstruktionsvorgaben

Betriebsart	Kompensation von	
	FPN	kT/C-Rauschen
korrelierte Doppelabtastung mit Schlitzverschluss	ja	ja
Doppelabtastung mit Zentralverschluss	ja	nein
Zentralverschluss in der Pipeline	nein	nein

Tabelle 1: Die drei Betriebsarten der 6-Transistor-Zelle

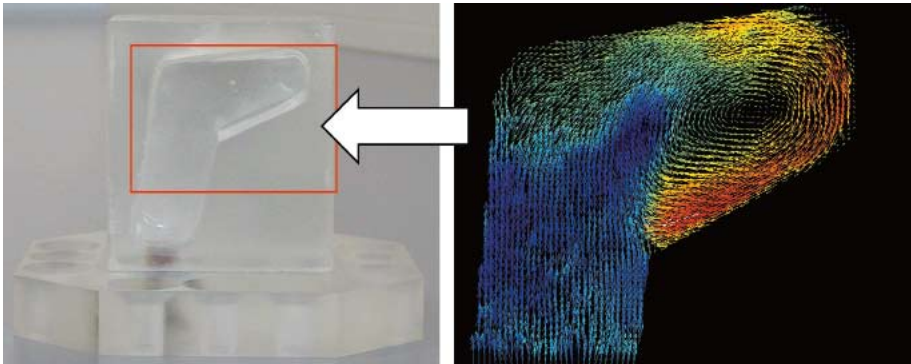


Bild 5: PIV-Bild eines Kolben-Kühlkanals aus Doppelbild-Messungen
(Werkbild Mahle GmbH & LaVision)

Sicherheitsversuche auf. Eingesetzt werden digitale Hochgeschwindigkeits-Kameras für 1000 Bilder pro Sekunde mit einer Ortsauflösung von bis zu 1504 x 1128 Pixeln. Dabei müssen die Einzelbilder der Kameras exakt synchron aufgenommen werden, um Koordinatenverfälschungen der Zielpunkte zu verhindern.

Standard-Sensoren sind für solche Anforderungen in der Regel nicht geeignet. Zur Entwicklung und Fertigung kundenspezifischer Bildsensoren in CMOS-Technologie werden eine umfangreiche Bibliothek parametrierbarer Funktionsblöcke sowie Erfahrung mit unterschiedlichen Bildwandler-Architekturen benötigt, außerdem müssen spezielle Anforderungen an Pixel-Größe und -Form, Sättigungs- und Rauschpegel, dynamischen Bereich und Empfindlichkeit, Einfach- oder Mehrfachausgang sowie Pixel- und Frame-Rate berücksichtigt werden. Ein anwendungsspezifisches Produkt wird daher entweder als Erweiterung einer bestehenden Sensor-Architektur realisiert oder als radikaler Neuansatz mit bisher nicht bekannter Leistung und Funktionalität angegangen.

4 Umsetzungsbeispiel: Dreifache Leistung gegenüber Standard

In einem Fall, der hier als Umsetzungsbeispiel dienen soll, definierte der Kamerahersteller PCO zusammen mit dem Halbleiterfertiger Cypress einen anwendungsspezifischen Sensor, der mit dem Millisekundenkontakt eines Crash-Test-Simulators mithalten und gleichzeitig mit 4 MPixel Auflösung eine größere Genauigkeit als der „ähnlichste“ Standard-Sensor gewährleisten konnte. Gegenüber diesem ist die Bildrate verdoppelt und die Auflösung um etwa 40% höher, was einer Leistungssteigerung um den Faktor 2,8 entspricht.

Diese Anforderungen liegen noch in einem Bereich, der von der bereits erprobten Architektur nach Bild 3 abgedeckt werden kann.

Sie werden erfüllt durch Steigerung der Parallelität, indem die Anzahl der Kanäle von 32 auf 96 verdreifacht wird. Allerdings müssen diese 96 Kanäle als Analogsignale aus dem Sensor herausgeführt werden, denn für das hohe Signal-zu-Rausch-Verhältnis der Pixel von über 66 dB lohnte es sich, eine 12 Bit breite Analog/Digital-Wandlung vorzusehen. Solche Wandler lassen sich leider nicht mehr auf dem Sensor-Chip integrieren, so dass sie als externe Komponenten (insgesamt 12 Wandler mit jeweils 8 Eingangskanälen und 12 Bit Dynamik) im Parallelbetrieb die hohe Datenrate von 55 GBit/s digitalisieren müssen. Durch Wahl einer feineren Geometrie von 0,18 statt 0,25 µm konnte der Verlustleistungsanstieg von 1,1 W auf 2,7 W in Grenzen gehalten werden.

Mit diesem anwendungsspezifischen APS-Bildaufnehmer (Active Pixel Sensor) und seinen integrierten Funktionen werden Auflösungs- und Geschwindigkeitsbereiche erreicht, die kompakten Kameras bisher verschlossen waren. Als entscheidend stellte sich hier das thermische Management heraus, das sowohl durch den vielpoligen Bildaufnehmer-Chip mit seinen externen Wandlern als auch vom Leistungsbedarf des Treibers herausgefordert wird, der die schnelle serielle Ausgangs-Schnittstelle steuert.

5 Schnelle PIV-Untersuchungen noch genauer

Als typisches Anwendungsbeispiel einer derartigen Hochgeschwindigkeits-Kamera mit hoher Auflösung soll hier die Particle Image Velocimetry (PIV) genannt werden, ein in der Forschung eingesetztes, berührungsloses optisches Verfahren zur Berechnung von Geschwindigkeitsfeldern in der Strömungsmechanik. Dazu werden die Untersuchungsobjekte, wie z.B. ein Kolben-Kühlkanal nach **Bild 5**, als optisch transparentes Modell aufgebaut und von einem Gas oder einer Flüssigkeit durchströmt, denen kleine, etwa 1 µm große Partikel beigemischt sind.

In kurzem Abstand erfolgen zwei Belichtungen, die das von den Partikeln gestreute Licht auf den CMOS-Bildsensor abbilden. Durch Rechnerauswertung der beiden Aufnahmen lässt sich die Geschwindigkeit in den einzelnen Raumpunkten berechnen und daraus ein räumliches Strömungsbild gewinnen, das als Grundlage zur Verbesserung der Kühlkanalgeometrie dienen kann.

6 Fazit

Die Entwicklung einer hochauflösenden 4 MPixel-Hochgeschwindigkeits-Kamera mit über 1000 vollen Frames pro Sekunde und 12 Bit Dynamik ist vor allem für wissenschaftliche Anwendungen gedacht, von der High-Speed-PIV über Biologie, Medizin und Materialforschung [3] bis hin zu Crash-Tests von Fahrzeugen, die immerhin dazu beigetragen haben, durch Steigerung der passiven Sicherheit die Zahl der Opfer im Straßenverkehr in den letzten Jahren gravierend zu senken.

Literaturhinweise:

- [1] H. Witters, T. Walschap, *CMOS-Bildsensoren – die flexiblen Nachfolger der CCDs*, Photonik 5/2003, S. 44-47
- [2] P. Diermann-Hagenström, P. Köller, K. Raguse, A. Wolf, *Visueller Vergleich von Berechnungsanimation und realem Versuchsablauf beim Crashversuch durch präzise räumliche Überlagerung der Bildinformationen*, Vortrag auf der Crash.Tech 2005, Nürnberg
- [3] D. Block, A. Melzer, S. Käding, A. Piel, *Stereoskopie in staubigen Plasmen*, Photonik 6/2007, S. 56-59

Ansprechpartner:

Pieter Willems
Applications Engineer
Cypress Semiconductor Corp.

Schalienhoevedreef 20B
2800 Mechelen
Belgien
Tel. +32/15/446333
Fax +32/15/448778

eMail: pw@spectrum-benelux.com
Internet: www.cypress.com



Dr. Gerhard Holst
Geschäftsführer
PCO AG
Donaupark 11
D-93309 Kelheim
Tel. 09441/2005-0
Fax 09441/2005-20

eMail: gerhard.holst@pco.de
Internet: www.pco.de

